

대한민국 특허청

KOREAN INTELLECTUAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

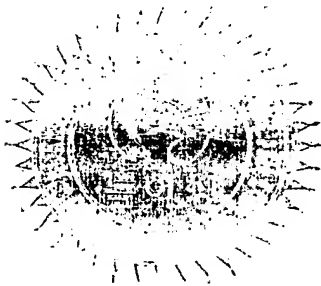
This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

CERTIFIED COPY OF  
PRIORITY DOCUMENT

출원번호 : 10-2003-0069700  
Application Number

출원년월일 : 2003년 10월 07일  
Date of Application OCT 07, 2003

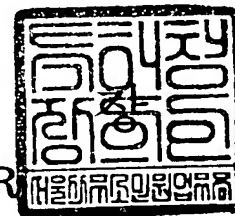
출원인 : 학교법인고려중앙학원  
Applicant(s) KOREA CHUNGANG EDUCATIONAL FOUNDATION



2004 년 01 월 30 일

특허청

COMMISSIONER



## 【서지사항】

【서류명】	서지사항 보정서
【수신처】	특허청장
【제출일자】	2003.12.05
【제출인】	
【명칭】	학교법인 고려중앙학원
【출원인코드】	2-1995-276862-2
【사건과의 관계】	출원인
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	2002-018861-4
【사건의 표시】	
【출원번호】	10-2003-0069700
【출원일자】	2003.10.07
【심사청구일자】	2003.10.07
【발명의 명칭】	ZrAl 을 하지층 또는 상지층으로 사용한 다층 구조를 지닌 소 자
【제출원인】	
【접수번호】	1-1-2003-0374252-11
【접수일자】	2003.10.07
【보정할 서류】	특허출원서
【보정할 사항】	
【보정대상항목】	발명자
【보정방법】	정정
【보정내용】	
【발명자】	
【성명의 국문표기】	이성래
【성명의 영문표기】	LEE, Seong Rae
【주민등록번호】	540223-1068316
【우편번호】	135-820
【주소】	서울특별시 강남구 논현동 105번지 동현아파트 1동 707호
【국적】	KR

**【발명자】**

<b>【성명의 국문표기】</b>	최철민
<b>【성명의 영문표기】</b>	CHOI, Chul Min
<b>【주민등록번호】</b>	760903-1075034
<b>【우편번호】</b>	139-200
<b>【주소】</b>	서울특별시 노원구 상계동 은빛아파트 102동 1006호
<b>【국적】</b>	KR

**【발명자】**

<b>【성명의 국문표기】</b>	김종수
<b>【성명의 영문표기】</b>	KIM, Jong Soo
<b>【주민등록번호】</b>	760225-1143217
<b>【우편번호】</b>	405-840
<b>【주소】</b>	인천광역시 남동구 구월3동 1389번지 9호
<b>【국적】</b>	KR

**【발명자】**

<b>【성명의 국문표기】</b>	김동환
<b>【성명의 영문표기】</b>	KIM, Dong Hwan
<b>【주민등록번호】</b>	590817-1018411
<b>【우편번호】</b>	140-724
<b>【주소】</b>	서울특별시 용산구 이촌동 300-130 한강맨션 17동 506호
<b>【국적】</b>	KR

**【취지】**

특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에 의하여 위와 같 이 제출합니다. 대리인  
이영필 (인)

**【수수료】**

<b>【보정료】</b>	0	원
<b>【기타 수수료】</b>	원	
<b>【합계】</b>	0	원

## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0012
【제출일자】	2003.10.07
【국제특허분류】	H01L
【발명의 명칭】	ZrAl을 하지층 또는 상지층으로 사용한 다층 구조를 지닌 소자
【발명의 영문명칭】	Multilayer structure of Device using ZrAl as underlayer or capping layer
【출원인】	
【명칭】	학교법인 고려중앙학원
【출원인코드】	2-1995-276862-2
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	2002-018861-4
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2002-018862-1
【발명자】	
【성명의 국문표기】	이성래
【성명의 영문표기】	LEE, Seong Rae
【주민등록번호】	540223-1068316
【우편번호】	135-820
【주소】	서울특별시 강남구 논현동105번지 동현아파트 1동 707호
【국적】	KR
【발명자】	
【성명의 국문표기】	최철민
【성명의 영문표기】	CHOI, Chul Min
【주민등록번호】	760903-1075034

【우편번호】	139-200
【주소】	서울특별시 노원구 상계1동 은빛아파트 102동 1006호
【국적】	KR
【발명자】	
【성명의 국문표기】	김종수
【성명의 영문표기】	KIM, Jong Soo
【주민등록번호】	760225-1143217
【우편번호】	405-840
【주소】	인천광역시 남동구 구월3동 1389번지 9호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 이영필 (인) 대리인 이해영 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	15 면 15,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	23 항 845,000 원
【합계】	889,000 원
【감면사유】	학교
【감면후 수수료】	444,500 원
【첨부서류】	1. 요약서·명세서(도면)_1통

## 【요약서】

## 【요약】

본 발명은  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )을 하지층 또는 상지층으로 사용한 다층 구조를 포함하는 소자에 관한 것이다. 기판; 상기 기판 상에 적층된 하지층; 상기 하지층 상에 형성된 자성층 및 비자성층들로 이루어진 자기 저항 구조체를 포함하는 자기 저항 소자에 있어서, 상기 하지층은 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 소자 구조를 제공한다. 뿐만 아니라, 자기 저항 소자 뿐만 아니라 다양한 다층 구조의 소자에 응용할 수 있는 구조를 제공한다. 이에 따르면 기판 상에 형성되는 자기 저항 구조체 등이 안정되게 형성되며, 열처리 등에 의해서 그 성능이 유지될 수 있다.

## 【대표도】

도 2

## 【명세서】

## 【발명의 명칭】

ZrAl을 하지층 또는 상지층으로 사용한 다층 구조를 지닌 소자{Multilayer structure of Device using ZrAl as underlayer or capping layer}

## 【도면의 간단한 설명】

도 1a 및 도 1b는 종래의 자기 저항 소자의 일례를 개략적으로 나타낸 구조도이다.

도 2는 본 발명에 의한 자기 저항 소자의 실시예를 개략적으로 나타낸 구조도이다.

도 3a 및 도 3b는 본 발명에 의한 자기 저항 소자를 GMR 구조에 적용한 실시예의 구조를 나타낸 도면이다.

도 4a 및 도 4b는 본 발명에 의한 자기 저항 소자를 TMR 구조에 적용한 실시예의 구조를 나타낸 도면이다.

5a는 종래 기술에 의한 Ta를 하지층으로 형성시킨 자기 저항 소자의 이미지이며, 도 5b 본 발명에 의한 GMR Top 구조의 제조 공정에서 기판 상에 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 하지층으로 형성시킨 것을 나타낸 AFM(Atomic Force Microscopy) 이미지이다.

도 6a 및 도 6c는 상기 표 1의 제 1시편에 대한 평면 및 단면을 TEM으로 촬영한 사진이며, 도 6b 및 도 6d는 상기 표 1의 제 2시편에 대한 TEM 사진이다.

도 7은 본 발명에 의한 스핀 밸브형 자기 저항 소자의 원자 농도를 AES로 분석한 그래프이다.

도 8a는 종래 기술 및 본 발명에 의한 스핀 밸브형 자기 저항 소자의 누적 열처리(어닐링) 시간에 따른 GMR ratio 값의 변화를 나타낸 그래프이다.

도 8b는 종래 기술 및 본 발명의 실시예에 의한 터널링 자기 저항 소자의 열처리(어닐링) 온도에 따른 TMR ratio 값의 변화를 나타낸 그래프이다.

도 8c는 종래 기술 및 본 발명의 실시예에 의한 터널링 자기 저항 소자의 누적 열처리(어닐링) 시간에 따른 TMR ratio 값의 변화를 나타낸 그래프이다.

# < 도면의 주요부분에 대한 부호의 설명 >

10, 100... 자기 저항 소자

11, 21... 기판

12, 22... 하지층

13, 23... 제 1강자성층

14, 24... 스페이서층

15, 25... 제 2강자성층

16, 26... 반강자성층

17, 27... 상지층

18, 29... 터널장벽층

28... 버퍼층

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<18> 본 발명은  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )을 하지층 또는 상지층으로 사용한 다층 구조를 지닌 소자에 관한 것으로, 보다 상세하게는 고온 열처리 등의 공정을 거치는 경우에도 MR ratio 값 (Magnetoresistance Ratio : 자기 저항비)나 교환 결합력 등의 주요 특성이 저하되는 것을 효과적으로 억제할 수 있는 소자 구조체에 관한 것이다.

<19> 최근, 고진공의 초박막 증착 기술과 표면 처리 기술의 급속한 발달로 인해 스핀간의 교환 상호 작용 거리인 수 nm 두께에서 자성 박막을 정밀하게 성장시키고, 소자를 제작하는 것이



가능해졌다. 그에 따라, 벌크(bulk) 형태의 자성 물질에서는 관찰할 수 없었던 여러 현상들이 발견되었고 이를 가전 제품 및 산업 부품 등에 응용하는 단계에 이르렀다. 예를 들어, 초고밀도의 정보 저장 장치에 정보를 기록하는 자기 기록용 헤드, MRAM(Magnetic Random Access Memory : 자기 메모리) 등이 대표적이다.

<20> 이러한 자기 저항 소자는 자기 에너지에 의해 저항이 변하는 원리를 이용한 소자로서, 자기 저항 헤드를 예를 들어 설명한다. 자기 저항 헤드는 정보가 저장되어 있는 HDD(Hard Disk Driver : 하드 디스크 드라이버)와 같은 정보 저장 매체의 정보를 감지하는 장치로서, 최근 GMR 헤드(Giant Magneto Resistance Head : 거대 자기 저항 헤드) 또는 TMR 헤드(Tunnel Magneto Resistance Head : 투과 자기 저항 헤드) 등이 널리 사용되고 있다.

<21> 거대 자기 저항은 전자가 자성층을 통과할 때, 두 자성층의 자화 배열에 따라 저항값이 변화하는 것을 응용한 것으로, 이는 스핀 의존 산란(spin dependent)로 설명 가능하다. 또한, 투과 자기 저항 현상은 두 자성층 사이에 절연체가 존재하는 구조에서 강자성체의 상대적인 자화 방향에 따라 터널링 전류가 달라지는 현상을 의미한다.

<22> 이러한 자기 저항 헤드의 일반적인 형태를 도 1a 및 도 1b에 나타내었다. 도 1a는 GMR 헤드의 일반적인 형태를 나타낸 것이다. 통상 GMR 헤드는 스핀 밸브형 자기 저항 소자가 널리 사용되고 있다. 그 구조도 여러 가지가 있으나, 여기서는 그중 한가지만 설명한다.

<23> 스핀 밸브형 자기 저항 소자(10)는, Si 웨이퍼 등의 기판(11) 상에 하지층(12), 제 1강자성층(13), 스페이서층(14), 제 2강자성층(15), 반강자성층(16) 및 상지층(17)이 순차적으로 형성된 구조를 가진다. 여기서, 상기 하지층(12)은 일반적으로 탄탈륨(Ta)을 사용한다. 상기 제 1강자성층(13)은 통상 CoFe합금 등의 강자성체에 의해 형성되며, 인가되는 자장에 의해 자화 방향이 변화될 수 있어 자유층이라 한다. 그리고, 상기 스페이서층(14)은 Cu 등의 비자성체

로 형성되며, 상기 제 1강자성층(13)을 제 2강자성층(15)과 분리시킨다. 상기 제 2강자성층(15)은 CoFe합금 등의 강자성체로 형성되며 고정층이라고도 한다. 상기 반강자성층(16)은 주로, Mn을 포함하는 합금으로 이루어진다. 예컨대 IrMn합금, FeMn합금, NiMn합금 등에 형성되며, 상기 제 2강자성층(15)의 자화 방향을 고정시키는 역할을 한다. 여기서, 상기 반강자성층(16)은, 상기 제 1강자성층(13), 스페이서층(14) 및 상기 제 2강자성층(15)과 함께, 센서부를 이루게 된다. 상기 상지층(17)은 그 하부에 형성된 센서부 등을 보호하는 기능을 하며, 주로 Ta에 의해 이루어진다.

<24> 이와 같은 구조의 자기 저항 소자의 동작에 대해 살펴보면 다음과 같다. 자기 저항 소자에 외부 자장이 인가되면, 제 2강자성층(15)의 자화 방향에 대한 제1강자성층(13)의 자화 방향이 변한다. 그 결과, 상기 제 1강자성층(13)과 상기 제 2강자성층(15) 사이의 자기 저항이 변한다. 이러한 자기 저항의 변화를 통해, 자기기록 매체, 즉 HDD 등에 저장되어 있는 자기 정보가 감지될 수 있게 된다. 이와 같이, 상기 제 1강자성층(13)과 상기 제 2강자성층(15) 사이의 자기 저항의 변화에 의해 자기 기록 매체의 정보를 읽을 수 있게 되는 것이다. 이때, 자기 저항 소자의 사용시에 자기저항비(MR비; 최소자기저항에 대한 자기저항 변화량) 및 교환결합력( $H_{ex}$ ; 반강자성층이 제 2강자성층의 자화 방향을 고정시키는 힘)이 안정되게 유지되어야 한다.

<25> 도 1b는 터널링 자기 저항 소자(100)의 대표적인 형태를 나타낸 것이다. 그 구조를 간단히 설명하면 다음과 같다. 기판(11) 상에 하지층(12)이 형성되며, 상기 하지층(12) 상에 제 1 강자성층(13), 터널 장벽층(18), 제 2강자성층(15) 및 반강자성층(16)이 순차적으로 형성된다. 상기 반강자성층(16) 상에 상지층(17)이 형성된다. 이러한 자기 저항 소자는 강자성체의

상대적인 자화 방향에 따라 터널링 전류가 달라지는 현상인 자기 터널 접합(Magnetic Tunnel Junction) 원리를 이용한 것이다.

<26> 한편, 상기 자기 저항 소자에는, 그 제조 과정 및 사용 중에, 고온의 열이 가해지는 경우가 있다. 즉, 자기 저항 소자를 사용 중에는 외부 전류에 의해 대략 섭씨 약 150도까지 가열되며, 순간적으로 과열되는 경우에는 그 이상의 온도에 이르기도 한다. 또한, 상기 자기 저항 센서의 제조 과정에서는 사용 중에 가해지는 온도보다 더 높은 섭씨 약 300도 이상의 열이 가해지게 된다. 이처럼 자기 저항 소자가 고온으로 가열되면, 각 층의 원자들의 운동이 활발해져서 인접된 층들 사이에서의 원자들의 상호 확산(interdiffusion)이나 상호 믹싱(intermixing) 등이 발생하게 된다. 이러한 현상은, 자기 저항 소자의 각 층들의 계면의 거칠기와 결정립의 크기 등에 의해 크게 영향을 받게 된다. 또한, 결정적으로는 상호 확산이나 상호 믹싱에 의해 자기 저항비나 교환 결합력 등의 주요 특성이 저하되는 경우도 있다.

<27> 그런데 상술한 바와 같은 종래 구성의 자기 저항 소자(10, 100)는 고온으로 가열되는 경우, 상호 확산 및 상호 믹싱이 매우 활발하게 진행되므로 상기 자기 저항비나 교환 결합력 등의 주요 특성치의 감소량이 매우 커지게 된다. 또한 사용 중에 자기정보를 정확하게 감지하지 못하는 경우가 발생된다. 특히, 고밀도의 자기 기록 매체의 경우에는 그 자기 기록 매체로부터 인가되는 자장이 작아지게 되므로, 상술한 바와 같은 문제점이 더욱 심해지게 된다.

<28> 따라서, 고온으로 가열되더라도 자기저항비나 교환결합력이 크게 저하되는 것이 방지될 수 있는 구조의 자기 저항 소자의 개발이 요구된다. 이와 관련된 연구가 계속적으로 활발하게 진행되고 있으나, 현재까지는 그다지 만족할 만한 결과가 나오지 않고 있다. 이는 자기 저항 헤드 뿐만 아니라 MRAM 등 자기 저항 소자 전반적인 자기 저항 소자에서 공통적으로 문제 되는 것이다.

【발명이 이루고자 하는 기술적 과제】

- <29> 본 발명은 상기 종래 기술의 문제점을 해결하기 위한 것으로, 고온 공정을 거치거나, 고온에서 사용되더라도 자기 저항비 등의 주요 특성치가 안정적으로 유지될 수 있으며, 자기 저항 헤드 뿐만 아니라, MRAM 등 자기 저항 소자의 전반에 걸쳐 널리 응용시킬 수 있는 구조를 제공하는 것을 목적으로 한다. 또한, 자기 저항 소자 뿐만 아니라, 다양한 형태의 다층 구조를 지닌 소자에 응용할 수 있는 구조체를 제공하는 것을 목적으로 한다.

【발명의 구성 및 작용】

- <30> 상기 목적을 달성하기 위하여 본 발명에서는,
- <31> 기판, 상기 기판 상에 형성된 하지층 및 상기 하지층 상에 형성된 자성층 및 비자성층의 연속 구조로 이루어진 자기 저항 구조체를 포함하는 자기 저항 소자에 있어서,
- <32> 상기 하지층은 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 것을 특징으로 하는 자기 저항 소자를 제공한다.
- <33> 본 발명에 있어서, 상기 자기 저항 구조체 상에 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 상지층이 형성된 것이 바람직하다.
- <34> 본 발명에 있어서, 상기 자기 저항 구조체는,
- <35> 자장의 인가에 의해 자화 방향이 변경 가능한 제 1강자성층;
- <36> 상기 제 1강자성층 상에 형성된 비자성의 스페이서층;
- <37> 상기 스페이서층 상에 형성되며 자화 방향이 고정된 제 2강자성층; 및
- <38> 상기 제 2강자성층 상에 형성되며, 상기 자성층의 자화 방향을 고정시키는 반강자성층;을 포함할 수 있다.

- <39> 본 발명에 있어서, 상기 하지층과 상기 제 1강자성층 사이에 형성된 버퍼층을 더 포함하는 것이 바람직하다.
- <40> 본 발명에 있어서, 상기 버퍼층은 NiFe, NiFeCr 또는 CoFe 중 어느 하나를 포함하며, 상기 제 1강자성층 및 제 2강자성층은 CoFe를 포함하며, 상기 스페이서층은 Cu를 포함하며, 상기 반강자성층은 Mn을 포함하는 합금에 의해 이루어진 것이 바람직하다.
- <41> 본 발명에 있어서, 상기 자기 저항 구조체는,
- <42> 반강자성층;
- <43> 상기 반강자성층의 상부에 형성되며, 상기 반강자성층에 의해 자화 방향이 고정된 제 1강자성층;
- <44> 상기 제 1강자성층 상에 형성된 비자성의 스페이서층; 및
- <45> 상기 스페이서층 상에 형성되며, 자장의 인가에 의해 자화 방향이 변경 가능한 제 2강자성층;을 포함하는 것이 바람직하다.
- <46> 본 발명에 있어서, 상기 자기 저항 구조체는,
- <47> 자장의 인가에 의해 자화 방향이 변경 가능한 제 1강자성층;
- <48> 상기 제 1강자성층 상에 형성된 터널 장벽층;
- <49> 상기 터널 장벽층 상에 형성되며 자화 방향이 고정된 제 2강자성층; 및
- <50> 상기 제 2강자성층 상에 형성되며, 상기 자성층의 자화 방향을 고정시키는 반강자성층;을 포함하는 것이 바람직하다.
- <51> 본 발명에 있어서, 상기 자기 저항 구조체는,
- <52> 반강자성층;

- <53>       상기 반강자성층의 상부에 형성되며, 상기 반강자성층에 의해 자화 방향이 고정된 제 1 강자성층;
- <54>       상기 제 1강자성층 상에 형성된 터널 장벽층; 및
- <55>       상기 터널 장벽층 상에 형성되며, 자장의 인가에 의해 자화 방향이 변경 가능한 제 2강자성층;을 포함하는 것이 바람직하다.
- <56>       결론적으로 본 발명에서는 기판, 상기 기판 상에 형성된 하지층 및 상기 하지층 상에 형성된 다층 구조체를 포함하는 소자에 있어서, 상기 하지층은 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 것을 특징으로 하는 다층 구조를 지닌 소자를 제공한다.
- <57>       본 발명에 있어서, 상기 다층 구조체 상에 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 상지층이 더 형성된 것이 바람직하다.
- <58>       이하, 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 상세히 설명한다.
- <59>       도 2는 본 발명의 일 실시예에 따른 자기 저항 소자의 개략적 구조도이다. 도면을 참조하면, 본 발명에 따른 자기 저항 소자는 기판(21), 상기 기판(21) 상에 형성된 하지층(22) 및 상기 하지층(22) 상에 자성층 및 비자성층들이 순차적으로 형성된 자기 저항 구조체(20)가 형성되어 있다. 여기서 상기 자기 저항 구조체(20)는 상기 자기 저항 소자가 구체적으로 자기 저항 헤드인 경우에는 센서부가 될 것이고, MRAM 등 메모리 소자인 경우에는 메모리부가 된다.
- <60>       이와 같은 본 발명에 의한 자기 저항 소자의 일실시예를 구체적으로 GMR 구조에 적용시킨 실시예를 도 3a 및 3b에 나타내었다. 도 3a 및 도 3b는 스핀 밸브형(spin valve type) 자기 저항 소자를 나타낸 것으로, 반강자성층의 위치에 따라 Top 구조 및 Bottom 구조로 나눌 수 있다.

<61> 도 3a는 Top 구조를 나타낸 것으로 이를 상세히 설명하면 다음과 같다. 기판(21) 상에 하지층(22)이 형성되며, 상기 하지층(22) 상부에 센서부(20')가 형성되어 있다. 상기 센서부(20')는 제 1강자성층(23), 스페이서층(24), 제 2강자성층(25) 및 반강자성층(26)이 순차적으로 형성된 구조를 지닌다. 여기서 상기 하지층(22)과 제 1강자성층(23) 사이에는 버퍼층(28)을 더 포함할 수 있다. 그리고, 상기 센서부(20') 상부에는 상지층(27)을 더 포함하는 것이 바람직하다.

<62> 상기 기판은 자기 저항 소자를 형성시키는 일반적인 재료를 모두 포함할 수 있으며, Si 기판을 사용하는 것이 통상적이다. 또한, 상기 Si 기판 상부를 산화시켜 Si 기판 상부에  $\text{SiO}_2$  형성시켜 사용할 수 있다. 본 발명의 자기 저항 소자는 상기 하지(22)층을 비정질  $\text{Zr}_x\text{Al}_{1-x}$  ( $0 < x < 1$ )로 형성시킨 것을 특징으로 한다. 상기  $\text{Zr}_x\text{Al}_{1-x}$  ( $0 < x < 1$ )은 비정질 물질로서, 하지층(22)으로 자성 물질을 형성시키는 것보다 자기 저항 소자의 MR 값을 더 향상시킬 수 있다. 또한, 본 발명의 자기 저항 소자에서는 상기 상지층(27)은 비정질  $\text{Zr}_x\text{Al}_{1-x}$  ( $0 < x < 1$ )을 포함하는 것이 바람직하다. 기타, 상기 센서부(20')를 구성하는 층들은 종래 기술에서 이미 서술하였으므로 상세한 설명은 생략한다.

<63> 도 3b는 본 발명에 의한 자기 저항 소자를 GMR Bottom 구조에 적용시킨 일 실시예를 나타낸 것으로 이를 상세히 설명하면 다음과 같다. 기판(21) 상에 하지층(22)이 형성되며, 상기 하지층(22) 상부에 센서부(20')가 형성되어 있다. 상기 센서부(20')는 반강자성층(26), 제 1강자성층(23), 스페이서층(24) 및 제 2자성층(25)이 순차적으로 형성된 구조를 지닌다. 여기서 상기 하지층(22)과 반강자성층(26) 사이에는 버퍼층(28)을 더 포함할 수 있다. 그리고, 상기 센서부(20') 상부에는 상지층(27)을 더 포함하는 것이 바람직하다.

- <64>      상기 기판(21)은 자기 저항 소자를 형성시키는 일반적인 재료를 모두 포함할 수 있으며, Si 기판을 사용하는 것이 통상적이다. 또한, 상기 Si 기판 상부를 산화시켜 Si 기판 상부에 SiO<sub>2</sub> 형성시켜 사용할 수 있다. 본 발명의 자기 저항 소자는 상기 하지층(22)을 비정질 Zr<sub>x</sub>Al<sub>1-x</sub>(0<x<1)로 형성시킨 것을 특징으로 한다. 상기 Zr<sub>x</sub>Al<sub>1-x</sub>(0<x<1)은 비정질 물질로서, 하지층(22)으로 자성 물질을 형성시키는 것보다 자기 저항 소자의 MR 값을 더 향상시킬 수 있다. 또한, 본 발명의 자기 저항 소자에서는 상기 상지층(27)은 비정질 Zr<sub>x</sub>Al<sub>1-x</sub>(0<x<1)이 포함되는 것이 바람직하다.
- <65>      도 4a 및 도 4b는 본 발명에 의한 자기 저항 소자를 TMR 구조에 응용한 실시예를 나타낸 도면이다. 도 4a는 Top 구조를 나타내고, 도 4b는 Bottom 구조를 나타낸다.
- <66>      도 4a를 참조하면, 기판상(21)에 하지층(22)이 형성되어 있고, 상기 하지층(22) 상부에 센서부(20')가 형성된다. 여기서, 상기 센서부(20')는 제 1강자성층(23), 터널 장벽층(29), 제 2강자성층(25) 및 반강자성층(26)이 순차적으로 형성된 구조를 가지고 있다. 여기서, 상기 하지층(22) 및 제 1강자성층(23) 사이에는 버퍼층(28)이 더 형성될 수 있으며, 상기 센서부(20') 상부에는 상지층(27)이 더 형성되는 것이 바람직하다. 본 발명에서는 상기 하지층(22)이 비정질 Zr<sub>x</sub>Al<sub>1-x</sub>(0<x<1)를 포함하여 형성되는 것을 특징으로 한다. 그리고, 상기 상지층(27)도 비정질 Zr<sub>x</sub>Al<sub>1-x</sub>(0<x<1)를 포함하여 형성되는 것이 바람직하다. 상기 센서부(20') 및 버퍼층(28)을 구성하는 물질은 종래 기술에서 기술하였으므로 여기서 상세한 설명은 생략한다.
- <67>      도 4b를 참조하면, 기판(21) 상에 하지층(22)이 형성되어 있고, 상기 하지층(22) 상부에 센서부(20')가 형성된다. 여기서, 상기 센서부(20')는 반강자성층(26), 제 1강자성층(21), 터널 장벽층(29) 및 제 2강자성층(25)이 순차적으로 형성된 구조를 가지고 있다. 여기서, 상기 하지층(22) 및 반강자성층(26) 사이에는 버퍼층(28)이 더 형성될 수 있으며, 상기 센서부(20')



상부에는 상지층(27)이 더 형성되는 것이 바람직하다. 본 발명에서는 상기 하지층(22)이 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하여 형성되는 것을 특징으로 한다. 그리고, 상기 상지층(27)도 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하여 형성되는 것이 바람직하다. 상기 센서부(20') 및 버퍼층(28)을 구성하는 물질은 종래 기술에서 서술하였으므로 여기서 상세한 설명은 생략한다.

<68>      상기 실시예들에서 살펴볼 수 있듯이, 본 발명은 자기 저항 소자의 하부에 하지층(22)으로 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하여 형성시키는 것을 특징으로 한다. 또한, 더불어 상지층(27)으로 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하여 형성시키는 것을 특징으로 한다. 이는 상기 자기 저항 소자중 자기 저항 헤드만 적용되는 것이 아니라, MRAM 등 다양한 자기 저항 소자에 적용될 수 있다.

<69>      이하, 본 발명에 의한 자기 저항 소자의 제조 방법에 대해 보다 상세히 설명하기로 한다. 도 3a와 같은 GMR 구조를 마그네트론 스퍼터링 공정에 의해 형성시키는 경우를 예를 들면, 먼저 상기 기판(21)을 마련한다. Si 기판인 경우, 이러한 기판 표면에 소정 두께의 산화막을 형성시켜 사용할 수 있다. 그리고 나서, 상기 기판(21) 상부에 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 하지층(22)을 형성시킨다. 버퍼층(28)을 형성시키고자 할 경우에는 상기 하지층(22) 상부에 퍼멀로이(NiFe) 등을 형성시킬 수 있다. 그리고, 그 상부에 제 1강자성층(23), 스페이서층(24), 제 2강자성층(25) 및 반강자성층(26)을 순차적으로 형성시킨다. 그리고, 그 위에 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 상지층(27)을 더 형성시킨다. 상기 제 1강자성층(23) 및 제 2강자성층(25)으로 CoFe를 형성시키는 경우, 증착용의 타겟은  $Co_{90}Fe_{10}$ 를 사용할 수 있다. 그리고, 상기 스페이서층(24)으로 타겟은 예를 들어, Cu, 반강자성층(26) 증착용의 타겟은  $Ir_{21}Mn_{79}$  등을 사용한다.

<70>      상기 제조 방법에 있어서, 하지층(22) 및 상지층(28)을 제외한 센서부(20'), 버퍼층(28) 등은 종래 기술에 의한 제조 방법을 그대로 적용할 수 있다. 상기 각 타겟의 순도는 모두 99.95% 이상으로 사용하고, 스퍼터링 가스로는 순도 99.9999% 이상의 Ar가스를 사용한다. 그리고, 증착 전의 초기 진공도는  $5 \times 10^{-8}$  Torr 이하, 증착용 전력은 50~130W, 각 층들의 이방화를 위해 500 Oe 정도의 자계를 인가하는 것이 바람직하다. 이때 각 층들의 두께 범위는 특정 자기 저항 소자에 따른 제작 환경에 따라 조절할 수 있으며, 상기 센서부(20')의 각 층들의 두께 범위는 일반적으로 적용되는 것이면 모두 가능하다. 여기에, 상기 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 상기 하지층(22) 및 상기 상지층(27)은 적용되는 자기 저항 소자에 따라 수 Å 내지 수백 nm 등으로 다양하게 적용시킬 수 있다.

<71>      기타, 본 발명의 도 3b, 도 4a 및 도 4b 등의 실시예들도 종래의 자기 저항 헤드의 제조 공정에 상기 하지층(22) 및 상지층(27)을 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )로 형성시키는 공정을 추가하면 용이하게 제조 가능하다.

<72>      상기에서 기술한 바와 같이, 본 발명에 의한 자기 저항 소자는 종래 자기 저항 소자가 Ta 소재의 하지층 및/또는 상지층을 구비하고 있는 것과는 달리, 하지층(22) 및/또는 상지층(23)이 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )에 의해 이루어진 것을 특징으로 한다.

<73>      이러한 본 발명에 의한 자기 저항 소자는, 상기 하지층(22)이 고온(약 500℃ 정도)에서도 매우 안정적인 성질을 나타내고, 상기 하지층(22) 상에 센서부(20') 등을 구성하며 형성되는 여러 층들이 미세하고 치밀한 조직을 가지게 된다. 이는, 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하여 형성된 하지층(22)이 종래 기술에 의한 자기 저항 소자의 하지층(12)에 비해, 매우 평활한 표면을 가지게 되므로 그 위에 증착되는 각 층의 계면도 평활한 상태를 유지하기 때문이다.

<74> 이를 살펴보기 위해, Ta를 하지층(22)으로 사용한 자기 저항 소자의 형성 표면과 본 발명과 같이, 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 하지층(22)으로 사용하여 그 위에 센서부(20')를 형성시킨 소자의 표면 거칠기(표면의 최상부와 최하부의 높이차)를 표 1a 및 표 1b에 nm 단위로 나타내었다. 표 1a는 상기 도 3a와 같이 본 발명을 GMR Top구조로 제작 것이며, 표 1b는 TMR Bottom 구조로 제작한 것이다. 여기서의 표면 거칠기는 각각의 층들을 적층시키면서 층별 표면 거칠기를 측정한 것이다.

<75> 표 1a의 제 1시편은 Ta를 하지층(12) 및 상지층(17)으로 사용한 종래의 자기 저항 소자이며, 제 2시편은 본 발명의  $ZrAl$ 을 상지층(22) 및 하지층(27)으로 사용한 것이다. 즉, 기판/하지층/버퍼층/제 1강자성층/스페이서층/제 2강자성층/반강자성층/상지층 구조를 나타낸다. 구체적으로, 제 1시편은  $Si(SiO_2)/Ta/NiFe/CoFe/Cu/CoFe/IrMn/Ta$ 를 나타냈으며, 제 2시편은  $Si(SiO_2)/Zr_xAl_{1-x}$  ( $0 < x < 1$ )/ $NiFe/CoFe/Cu/CoFe/IrMn/Zr_xAl_{1-x}$  ( $0 < x < 1$ ) 구조를 가진 것이다. 각 층의 두께는 NiFe 2nm, CoFe 3nm, Cu 2.5nm, CoFe 3nm, IrMn 7.5nm이며, 제 1시편의 Ta는 5nm이며, 제 2시편의 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )는 2nm로 형성시킨 것이다.

<76> 【표 1a】

	하지층	버퍼층	제1강자성층	스페이서층	제2강자성층	반강자성층	상지층
제1시편	0.412	0.311	0.272	0.266	0.247	0.234	0.242
제2시편	0.165	0.228	0.205	0.210	0.194	0.178	0.172

<77> 표 1a에서 살펴볼 수 있듯이, 상기 하지층(22) 및 그 상부에 계속적으로 형성시킨 층들의 표면이 하지층(22)이 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )인 자기 저항 소자가 종래의 자기 저항 소자에 비해 훨씬 평활한 것을 알 수 있다. 이는 상부층들의 표면 평탄화가 그 하부층들의 표면 평

활도에 의해 결정되는 것으로, 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ ) 하지층(22)이 매우 평탄하므로 그 상부에 형성되는 센서부(20')의 각 층들의 표면 평활도도 매우 좋은 것을 알 수 있다.

<78> 표 1b는 제 1시편은 Ta를 하지층(12) 및 상지층(17)으로 사용한 종래의 자기 저항 소자이며, 제 2시편은 본 발명의 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )을 상지층(22) 및 하지층(27)으로 사용한 것이다. 즉, 기판/하지층/버퍼층/반강자성층/제 1강자성층/터널 장벽층/제 2강자성층/상지층 구조를 나타낸다. 구체적으로, 제 1시편은  $Si(SiO_2)/Ta/NiFe/IrMn/CoFe/ZrAlO_x/CoFe/Ta$ 를 나타냈으며, 제 2시편은  $Si(SiO_2)/Zr_xAl_{1-x}$  ( $0 < x < 1$ )/ $NiFe/IrMn/CoFe/ZrAlO_x/CoFe/Zr_xAl_{1-x}$  ( $0 < x < 1$ ) 구조를 가진 것이다. 각층의 두께는 NiFe 2nm, IrMn 7.5nm, CoFe 3nm,  $ZrAlO_x$  1.6nm, CoFe 3nm, 이며, 제 1시편의 Ta는 5nm 이며, 제 2시편의 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )는 2nm로 형성시킨 것이다.

<79> 【표 1b】

	하지층	버퍼층	반강자성층	제1강자성층	터널장벽층	제2강자성층	상지층
제1시편	0.418	0.315	0.294	0.272	0.161	0.157	0.155
제2시편	0.167	0.231	0.222	0.209	0.138	0.133	0.129

<80> 표 1b에서 살펴볼 수 있듯이, 상기 하지층(22) 및 그 상부에 계속적으로 형성시킨 층들의 표면이 하지층(22)이 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )인 자기 저항 소자가 종래의 자기 저항 소자에 비해 훨씬 평활한 것을 알 수 있다.

<81> 이를 시각적으로 나타낸 것이 도 5a 및 도 5b의 AFM 이미지이다. 5a는 종래 기술에 의한 Ta를 하지층(12)으로 형성시킨 것을 나타내었고, 도 5b 본 발명에 의한 GMR Top 구조의 제조 공정에서 기판(21) 상에 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ ) 하지층(22)으로 형성시킨 것을 나타낸

AFM(Atomic Force Microscopy) 이미지이다. 여기서 상기 도 5a의 표면 거칠기는 0.43nm 였고, 도 5b의 표면 거칠기는 0.16nm로, 도 5b가 도 5a에 비해 그 표면이 훨씬 평탄한 것을 알 수 있다.

<82>       상기와 같이 형성한 자기 저항 소자의 표면 및 단면을 TEM으로 촬영한 사진을 도 6a 내지 도 6d에 나타내었다. 도 6a 및 도 6c는 상기 표 1의 제 1시편에 대한 평면 및 단면을 TEM으로 촬영한 사진이며, 도 6b 및 도 6d는 상기 표 1의 제 2시편에 대한 TEM 사진이다. 이를 살펴보면, 결정질의 Ta을 하지층(21)으로 사용한 경우, 그 상부에 적층된 층들은 도 6a에 도시된 바와 같이 원자들의 확산이동이 비교적 자유로운 주상정구조를 가진다. 반면에 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 하지층(22)으로 사용한 경우, 그 상부에 적층된 층들은 도 6b에 도시된 바와 같이 원자들의 확산이동이 쉽지 않은 미세하고 치밀한 조직을 가짐을 알 수 있다.

<83>       상술한 바와 같은 시편들에 대하여 다양한 열처리실험을 행하여 열처리에 따른 그 성질을 알아보았다.

<84>       먼저, 상기 표 1의 제 2시편과 같이 형성시킨 여러개의 시편들을 300℃의 온도로 240분간 열처리를 한 후, 공지의 AES 분석 방법에 의해 각 층에서의 구성물질의 농도를 측정하였다. 비교를 위해, 열처리 하지 않은 상태에서도 같은 분석을 하였다. 이를 도 7에 나타내었다. 여기서 알 수 있듯이, 섭씨 약 300도의 열처리를 거친 경우에도 각 층의 주요 물질들은 열처리 하지 않은 상태와 거의 유사함을 알 수 있다. 특히, 반강자성층(26)을 이루는 IrMn에서 다른 층으로 Mn의 확산이 많이 일어날 경우 자기 저항 소자의 성질에 악영향을 미치므로, 확산이 거의 발생하지 않는 것은 매우 바람직한 현상이라 할 수 있다.

<85>       다음으로, 상기 표 1a의 시편들에 대해 섭씨 약 300도에서 서로 다른 시간 동안 열처리를 행한 후 GMR 비를 측정하였다. 이를 도 8a에 나타내었다. 도 8a를 참조하면, 상기 표 1a

의 제 1시편은 종래의 Ta를 하지층(12) 및 상지층(17)으로 사용한 소자로 그 GMR 비가 8.49%에서 4.13%로 약 51.4%가 감소함을 알 수 있다. 그에 비해, 상기 표 1a의 제 2시편은 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 하지층(22) 및 상지층(27)으로 사용한 것으로 GMR 비의 감소가 거의 나타나지 않음을 알 수 있다.

<86> 그리고, 상기 표 1b의 시편들에 대해 각각 다른 온도에서 열처리하여 자기 저항비를 측정하였다. 이를 도 8b에 나타내었다. 도면에 나타난 바와 같이, 종래 기술에 의한 표 1b의 제 1시편은 Ta를 하지층(12) 및 상지층(17)으로 사용한 것으로서, 섭씨 약 350도 이상의 온도에서 TMR 비의 저하가 심각하게 일어나고 있음을 알 수 있다. 그러나, 본 발명에 의한 표 1b의 제 2시편은 섭씨 약 350도 이상의 온도에서 자기 저항비의 감소가 나타나나, 상기 제 1시편처럼 급격하게 일어나지 않으며, 섭씨 약 450도의 온도에서도 20% 이상의 높은 자기 저항비를 유지하고 있음을 알 수 있다.

<87> 또한, 상기 표 1b의 시편들에 대해 열처리 온도를 섭씨 약 300도로 고정시키고, 열처리 시간을 변화시키면서 TMR 비를 측정하였다. 이를 도 8c에 나타내었다. 여기서 알 수 있듯이 초기에는 제 1시편 및 제 2시편의 TMR 비와 비슷하다. 그러나, 열처리 시간이 길어짐에 따라, 본 발명에 의한 자기 저항 소자인 제 2시편의 TMR 값이 제 1시편의 TMR 비보다 높으며, 열처리에 따른 TMR 비의 안정성이 훨씬 좋음을 알 수 있다.

<88> 이와 같이, 종래 기술에 의한 자기 저항 소자의 자기 저항비가 열처리 온도 및 시간에 따라 심각하게 감소하는 이유는, 주로, 상기 각 층들 사이에서의 원자들의 상호 확산 및 상호 믹싱 때문이며, 부가적으로 반강자성층의 Mn이 제 2강자성층 방향으로 확산되어 계면의 자기특성을 악화시키기 때문이다. 따라서, 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 자기 저항 소자의 하지층 및

상지층에 포함시켜 형성시키는 경우, 종래의 Ta을 하지층 및 상지층으로 사용하는 자기 저항 소자의 비하여 매우 우수한 열적 안정성이 확보될 수 있다.

<89> 이상, 본 발명에 대해 바람직한 실시예를 예로 들어 설명하였으나, 상술한 실시예의 구성으로 본 발명이 한정되는 것은 아니며, 자성층을 포함하는 다양한 종류의 자기 저항 소자에 적용될 수 있다. 즉, GMR, TMR 구조를 지니는 자기 저항 헤드 뿐만 아니라, MRAM 등의 자기 메모리 분야에도 자기 저항 구조체의 하지층으로 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 사용하여, 좋은 물성을 지닌 자기 저항 구조체를 형성시킬 수 있다. 또한, 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 상지층으로 사용하여 자기 저항 소자의 물성을 향상시키는 것이 가능하다.

<90> 여기서, 상기 실시예의 자기 저항 소자에 있어서, 제 1강자성층(23)과 제 2자성층(25)은 CoFe합금에 의해 형성되고, 스페이서층(24)은 Cu에 의해 형성되며, 반강자성층(26)은 IrMn합금에 의해 형성된 것으로 설명하였으나, 제 1강자성층(23)과 스페이서층(24)과 제 2자성층(25)과 반강자성층(26)은 이미 알려져 있는 다른 재료들에 의해 형성될 수도 있음은 물론이다.

<91> 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )는 또한, 자기 저항 소자 뿐만 아니라, 다양한 형태의 소자의 하지층으로 사용될 수 있다. 즉, 기판 및 상기 기판 상에 형성된 다층 구조체를 포함하는 소자에서 기판 및 다층 구조체 사이에 하지층으로 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 사용하여 막질이 우수한 다층 구조체를 지닌 소자를 구현하는 것이 가능하다. 즉, 상기에서 살펴본 바와 같이 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )은 특히, Si 기판 상에 형성되어 평탄화 정도가 우수한 막질을 얻을 수 있음을 알 수 있다. 그리고, 그 상부에 형성되는 구조층 역시 하지층의 영향을 받게 되므로 평탄화가 잘된 구조체를 얻을 수 있게 된다. 또한, 상지층으로 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 사용하여 안정된 구조의 다양한 소자를 제작할 수 있게 된다.

**【발명의 효과】**

<92>       이상에서 설명한 바와 같이 본 발명에 따른 자기저항소자는, 센서부가 순차적으로 적층될 하지층을 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ ) 합금으로 형성함으로써, 고온으로 가열되는 경우에도 자기저항비 등의 주요 특성이 크게 저하되지 않음은 물론 오히려 그러한 주요특성이 향상될 수 있어서 우수한 열적 안정성을 가지게 된다는 효과가 있다.



**【특허청구범위】****【청구항 1】**

기판, 상기 기판 상에 형성된 하지층 및 상기 하지층 상에 형성된 자기 저항 구조체를 포함하는 자기 저항 소자에 있어서,

상기 하지층은 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 것을 특징으로 하는 자기 저항 소자.

**【청구항 2】**

제 1항에 있어서,

상기 자기 저항 구조체 상에 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 상지층이 더 형성된 것을 특징으로 하는 자기 저항 소자.

**【청구항 3】**

제 1항 또는 제 2항에 있어서, 상기 자기 저항 구조체는,

자장의 인가에 의해 자화 방향이 변경 가능한 제 1강자성층;

상기 제 1강자성층 상에 형성된 비자성의 스페이서층;

상기 스페이서층 상에 형성되며 자화 방향이 고정된 제 2강자성층; 및

상기 제 2강자성층 상에 형성되며, 상기 자성층의 자화 방향을 고정시키는 반강자성층; 을 포함하는 것을 특징으로 하는 자기 저항 소자.

**【청구항 4】**

제 3항에 있어서,

상기 하지층과 상기 제 1강자성층 사이에 형성된 버퍼층을 더 포함하는 것을 특징으로 하는 자기 저항 소자.

## 【청구항 5】

제 4항에 있어서,

상기 버퍼층은 NiFe, NiFeCr 또는 CoFe 중 어느 하나을 포함하는 것을 특징으로 하는 자기 저항 소자.

## 【청구항 6】

제 4항에 있어서,

상기 제 1강자성층 및 제 2강자성층은 CoFe를 포함하는 것을 특징으로 하는 자기 저항 소자.

## 【청구항 7】

제 4항에 있어서,

상기 스페이서층은 Cu를 포함하는 것을 특징으로 하는 자기 저항 소자.

## 【청구항 8】

제 4항에 있어서,

상기 반강자성층은 Mn을 포함하는 합금에 의해 이루어진 것을 특징으로 하는 자기저항소자.

## 【청구항 9】

제 1항 또는 제 2항에 있어서, 상기 자기 저항 구조체는,

반강자성층 ;

상기 반강자성층의 상부에 형성되며, 상기 반강자성층에 의해 자화 방향이 고정된 제 1 강자성층;

상기 제 1강자성층 상에 형성된 비자성의 스페이서층; 및

상기 스페이서층 상에 형성되며, 자장의 인가에 의해 자화 방향이 변경 가능한 제 2강자성층;을 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 10】

제 9항에 있어서,

상기 하지층과 상기 반강자성층 사이에 형성된 버퍼층을 더 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 11】

제 1항 또는 제 2항에 있어서, 상기 자기 저항 구조체는,

자장의 인가에 의해 자화 방향이 변경 가능한 제 1강자성층;

상기 제 1강자성층 상에 형성된 터널 장벽층;

상기 터널 장벽층 상에 형성되며 자화 방향이 고정된 제 2강자성층; 및

상기 제 2강자성층 상에 형성되며, 상기 자성층의 자화 방향을 고정시키는 반강자성층;을 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 12】

제 11항에 있어서,

상기 하지층과 상기 제 1강자성층 사이에 형성된 버퍼층을 더 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 13】

제 1항 또는 제 2항에 있어서, 상기 자기 저항 구조체는.

반강자성층 ;

상기 반강자성층의 상부에 형성되며, 상기 반강자성층에 의해 자화 방향이 고정된 제 1 강자성층;

상기 제 1강자성층 상에 형성된 터널 장벽층; 및

상기 터널 장벽층 상에 형성되며, 자장의 인가에 의해 자화 방향이 변경 가능한 제 2강자성층;을 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 14】

제 13항에 있어서,

상기 하지층과 상기 반강자성층 사이에 형성된 버퍼층을 더 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 15】

기판, 상기 기판 상에 형성된 자기 저항 구조체 및 상기 자기 저항 구조체 상에 형성된 상지층을 포함하는 자기 저항 소자에 있어서,

상기 상지층은 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 16】

제 15항에 있어서, 상기 자기 저항 구조체는,

자장의 인가에 의해 자화 방향이 변경 가능한 제 1강자성층;

상기 제 1강자성층 상에 형성된 비자성의 스페이서층;

상기 스페이서층 상에 형성되며 자화 방향이 고정된 제 2강자성층; 및

상기 제 2강자성층 상에 형성되며, 상기 자성층의 자화 방향을 고정시키는 반강자성층;  
을 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 17】

제 15항에 있어서, 상기 자기 저항 구조체는,

반강자성층 ;

상기 반강자성층의 상부에 형성되며, 상기 반강자성층에 의해 자화 방향이 고정된 제 1  
강자성층;

상기 제 1강자성층 상에 형성된 비자성의 스페이서층; 및

상기 스페이서층 상에 형성되며, 자장의 인가에 의해 자화 방향이 변경 가능한 제 2강자  
성층;을 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 18】

제 16항 또는 제 17항에 있어서,

상기 기판과 상기 자기 저항 구조체 사이에 형성된 버퍼층을 더 포함하는 것을 특징으로  
하는 자기 저항 소자.

【청구항 19】

제 15항에 있어서, 상기 자기 저항 구조체는,

자장의 인가에 의해 자화 방향이 변경 가능한 제 1강자성층;

상기 제 1강자성층 상에 형성된 터널 장벽층;

상기 터널 장벽층 상에 형성되며 자화 방향이 고정된 제 2강자성층; 및

상기 제 2강자성층 상에 형성되며, 상기 자성층의 자화 방향을 고정시키는 반강자성층;  
을 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 20】

제 15항에 있어서, 상기 자기 저항 구조체는.

반강자성층 ;

상기 반강자성층의 상부에 형성되며, 상기 반강자성층에 의해 자화 방향이 고정된 제 1  
강자성층;

상기 제 1강자성층 상에 형성된 터널 장벽층; 및

상기 터널 장벽층 상에 형성되며, 자장의 인가에 의해 자화 방향이 변경 가능한 제 2강  
자성층;을 포함하는 것을 특징으로 하는 자기 저항 소자.

【청구항 21】

제 19항 또는 제 20항에 있어서,

상기 기판과 상기 센서부 사이에 형성된 버퍼층을 더 포함하는 것을 특징으로 하는 자기  
저항 소자.

【청구항 22】

기판, 상기 기판 상에 형성된 하지층 및 상기 하지층 상에 형성된 다층 구조체를 포함하  
는 소자에 있어서,

상기 하지층은 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 것을 특징으로 하는 다층 구조를 지닌  
소자.



1020030069700

출력 일자: 2004/2/2

【청구항 23】

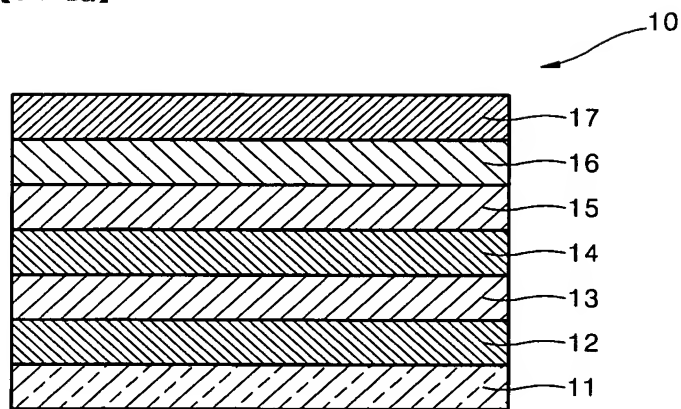
제 22항에 있어서,

상기 다층 구조체 상에 비정질  $Zr_xAl_{1-x}$  ( $0 < x < 1$ )를 포함하는 상지층이 더 형성된 것을 특징으로 하는 다층 구조를 지닌 소자.

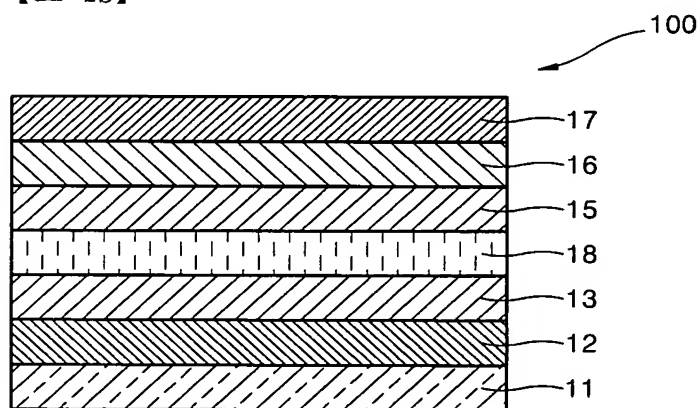


【도면】

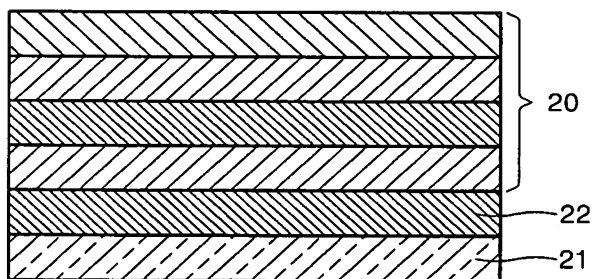
【도 1a】



【도 1b】

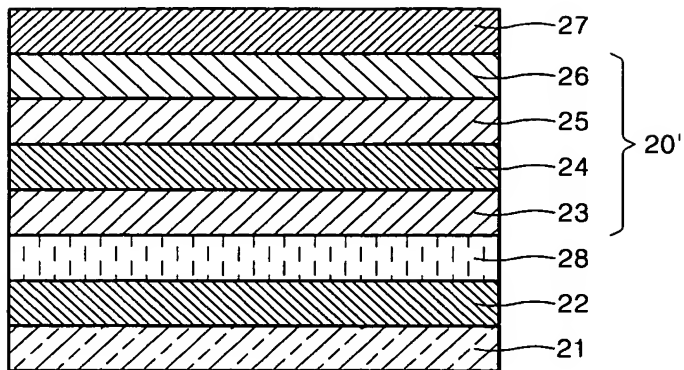


【도 2】

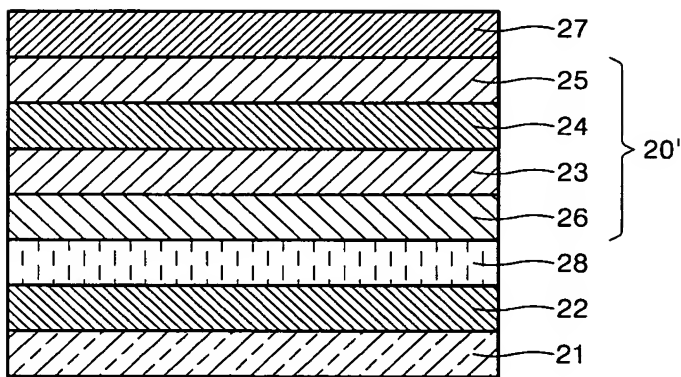




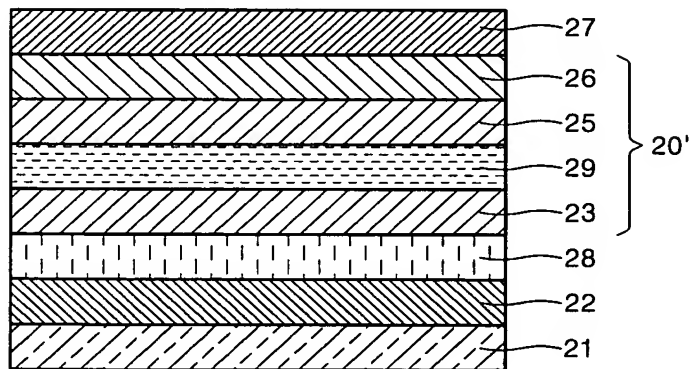
【도 3a】



【도 3b】

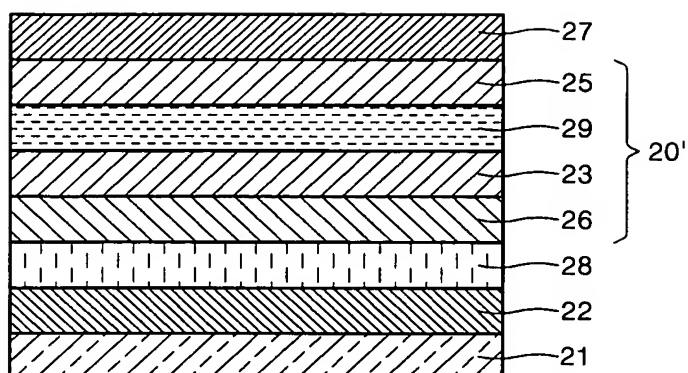


【도 4a】



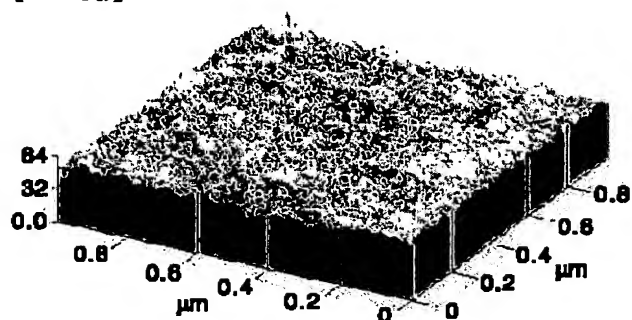


【도 4b】

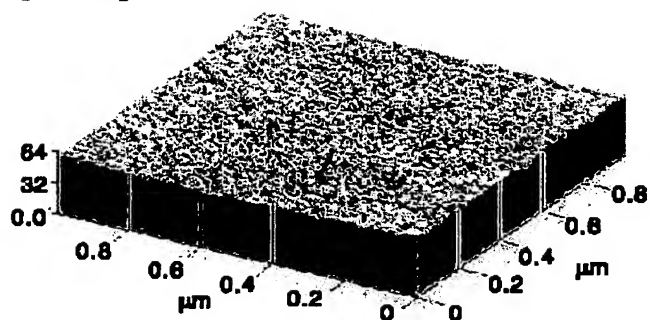


BEST AVAILABLE COPY

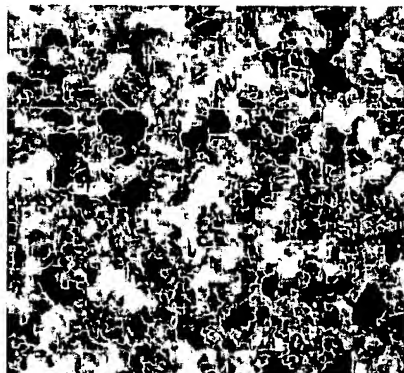
【도 5a】



【도 5b】



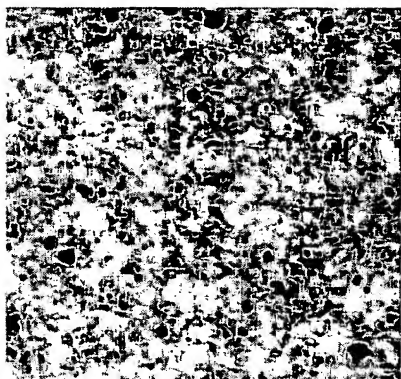
【도 6a】





BEST AVAILABLE COPY

【도 6b】



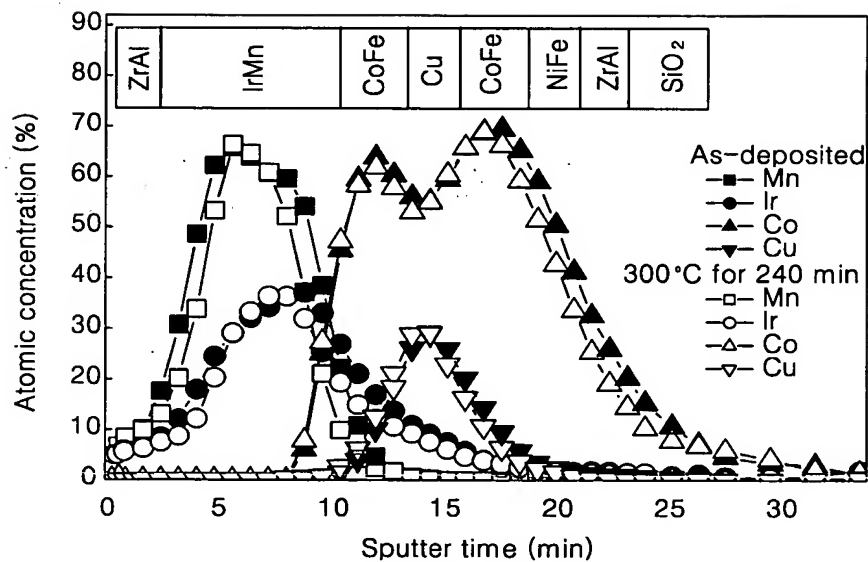
【도 6c】



【도 6d】

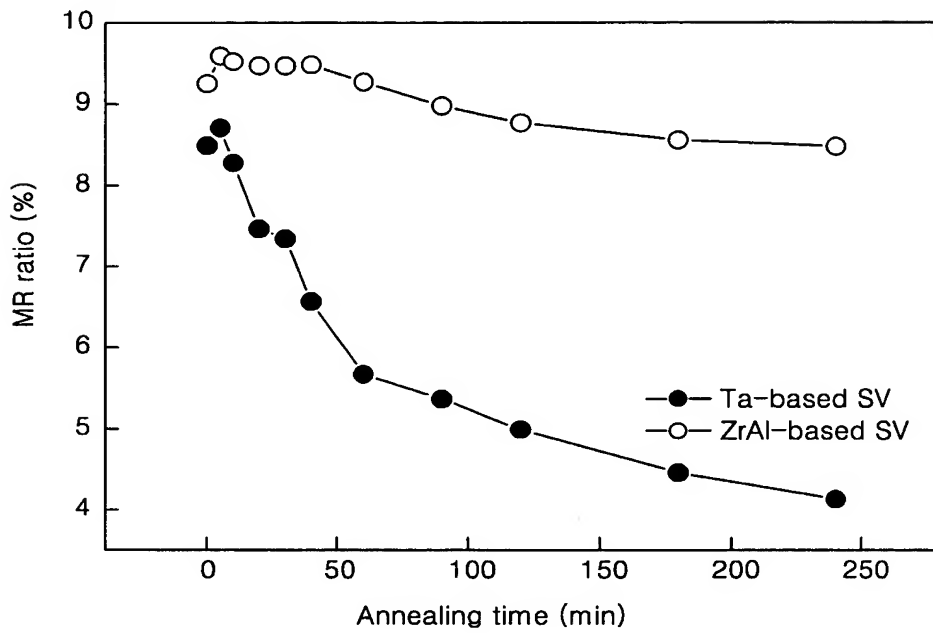


【도 7】

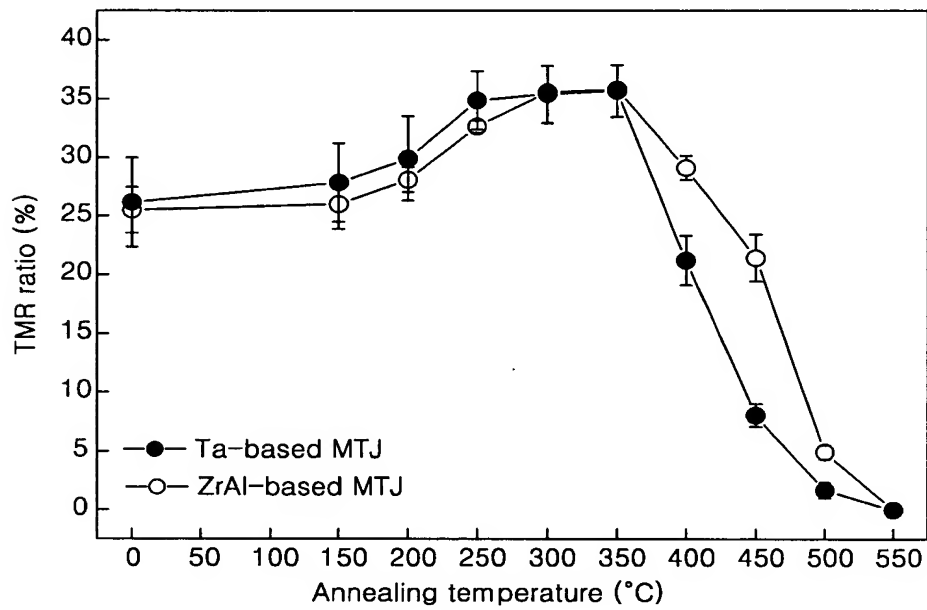




【도 8a】



【도 8b】



【도 8c】

